



بررسی تکنیک اصلاح عدم تطبیق نشتی گیت در طراحی مدارهای RF آنالوگ برای مدارهای مجتمع نانومتری

سید علی حسینی شریف^۱*

۱- گروه برق، دانشگاه فنی و حرفه ای، تهران، ایران Sa.hoseeinisharif@gmail.com

چکیده

در طراحی مدارهای آنالوگ، CMOS ها مشکلات زیادی را به وجود می آورند. عدم تطبیق بیش از حد نرمال نشتی گیت، نیازمند تکنیک هایی برای حذف تفرانس است. یک استراتژی برای مقابله با آن استفاده از منابع ولتاژ کمتر برای رسیدن به عملکرد بهتر نقاط بحرانی در منابع ولتاژ بیشتر، استفاده از ترکیب ترانزیستورهای اکسید نازک و اکسید ضخیم است. تکنیک های مدارهای با ولتاژ متناوب پایین به طور موفقیت آمیزی گسترده شده اند. برای بهره گیری از تکنولوژی CMOS در مقیاس نانومتر، قابلیت های بیشتری مانند بخش هایی از مدارهای RF به دامنه های دیجیتال انتقال داده شده است. هم زمان کنترل آنالوگ برای دیجیتال و کنترل دیجیتال برای آنالوگ جهت مقابله با جریان و اشکالاتی که در آینده ممکن است بروز کند به وجود آمده است.

کلمات کلیدی: تکنولوژی CMOS، مدارهای آنالوگ، مدارهای دیجیتال، نشتی گیت.