



اولین همایش ملی فناوری در مهندسی کاربردی باشگاه پژوهشگران جوان و نخبگان دانشگاه آزاد اسلامی (NCTAE2016)
واحد تهران غرب، 21 بهمن ماه 1395



طراحی مدار تمام جمع کننده توان پایین در ناحیه زیر آستانه با استفاده از تکنیک Powergating

سید عبدالرضا قاضی میرسعید¹

¹¹ مدرس آموزشکده فنی و حرفه ای سما، دانشگاه آزاد اسلامی، واحد کرج، کرج، ایران

ghazimirsaeed@hotmail.com

چکیده

مصرف توان استاتیک بعنوان یک عامل مهم در مدارات بشمار می رود، کاهش تکنولوژی از لحاظ طول کانال در مدارات VLSI موجب افزایش توان نشتی می شود، در این مقاله از روش Powergating در طراحی مدار تمام جمع کننده در ناحیه زیر آستانه استفاده شده است. مدار جمع کننده پیشنهادی با تکنولوژی 180 نانومتر شبیه سازی گردیده است. نتایج شبیه سازی بهبود قابل ملاحظه ای از نظر توان مصرفی را نشان می دهد.

کلید واژه - جمع کننده، توان پایین، زیر آستانه، Powergating

1- مقدمه

با پیشرفت تکنولوژی افزایش توان نشتی یک عامل مهم در مصرف توان بشمار می رود از این جهت طراحی مدارات VLSI با استفاده از تکنیک های توان پایین یکی از موارد مهم در طراحی این مدارات، جهت کاهش توان استاتیکی مدار می باشد. در این مقاله جهت کاهش توان مصرفی از تکنیک Powergating استفاده شده است و مدار در دو حالت Sleep یا Active قرار می گیرد. در این روش طراحی جهت کاهش توان مصرفی از یک ترانزیستور بین ریل تغذیه و زمین استفاده می گردد، زمانیکه ترانزیستور در حالت Sleep قرار می گیرد مسیر نشتی قطع شده و توان مصرفی در این حالت به حداقل مقدار ممکن خواهد رسید. کاهش طول کانال و به روزتر شدن تکنولوژی موجب کاهش ولتاژ آستانه و اندازه فیزیکی مدارات خواهد شد و این امر افزایش جریان نشتی مدار را بدنبال خواهد داشت. افزایش جریان نشتی در ترانزیستورها موجب اثرگذاری روی دیگر ترانزیستورها می گردد، اما با استفاده از روش طراحی مذکور می توان از بوجود آمدن این عیوب جلوگیری نمود. در روش Powergating می توان از ولتاژ آستانه بالا برای ترانزیستورهای sleep در هنگام قطع VDD در زمان غیرفعال بودن سوئیچ در مدار بهره برد.

همچنین با استفاده از روش MTCMOS و استفاده از ترانزیستورهای با ولتاژ آستانه مختلف می توان موجب کاهش نشتی و در نتیجه کاهش توان مصرفی در مدار گردید، سطح تراشه طراحی شده نیز بعنوان عاملی تاثیرگذار در مصرف توان کل مدار بشمار می رود که جهت محدود نمودن میزان توان مصرفی باید به آن توجه نمود.

توان دینامیک و توان نشتی طبق روابط 1 و 2 محاسبه می گردند:

$$P_D = \alpha f C V_{DD}^2 \quad (1)$$

$$P_{leak} = I_{leak} V_{DD} \quad (2)$$